

**EXAMEN DE ELECTRÓNICA ANALÓGICA.- CONVOCATORIA 09-07-05  
2º CURSO DE INGENIERÍA TÉCNICA EN ELECTRÓNICA INDUSTRIAL**

**APELLIDOS Y NOMBRE:**

**1ª PARTE DEL EXAMEN.- EJERCICIO DE TEST VERDADERO/FALSO**

En las etapas diferenciales diferenciales a transistores, normalmente la impedancia de entrada al modo común es mas elevada que la impedancia de entrada al modo diferencial	
En los amplificadores operacionales en lazo abierto, <b>en continua</b> , la ganancia en modo común expresada en dB es fuertemente negativa, y la de modo diferencial superior a <b>60 dB</b>	
Si se conectan dos amplificadores de tensión en cascada, la ganancia total es la suma de las ganancias de cada uno de ellos, siempre que no existan efectos de carga	
En un filtro pasabajos de 3º orden, a la frecuencia de corte, la ganancia se ha reducido -3 dB respecto a la ganancia en continua.	
En un filtro pasabajos, cualquiera que sea su orden, a la frecuencia de corte, el desfase entre la tensión de salida y la tensión de entrada es de -45º	
Un amplificador diferencial tiene una ganancia en modo diferencial de 20 dB y una razón de rechazo de modo común, de 100 dB. Si la señales aplicadas son de 10,1 voltios y 10,2 voltios, entonces, la respuesta en modo común no afecta prácticamente a la salida	
El valor medio de la tensión medida entre ánodo y cátodo en un diodo de silicio funcionando como rectificador de una tensión alterna senoidal, es negativo	
En un diodo de Si real, para una misma corriente directa de circulación, a menor coeficiente de emisión $\eta$ , menor resistencia incremental	
En un diodo de Si real, polarizado directamente, a corriente constante, a mayor temperatura, menor caída de tensión directa	
Si un diodo de Si se polariza en un punto de operación a una corriente constante, entonces la capacidad incremental de difusión aumentará con el aumento de la temperatura	
El tiempo de almacenamiento en un diodo de Si trabajando en conmutación es independiente de la frecuencia de conmutación	
En un diodo de Si real, el tiempo de almacenamiento, es independiente de la tensión negativa aplicada.	
La carga eléctrica almacenada cuando el diodo de Si está polarizado directamente, es directamente proporcional a la corriente directa de circulación.	
La capacidad incremental de difusión es directamente proporcional a la corriente directa del P.O. del diodo	
La potencia media disipada por un diodo real, trabajando en conmutación, depende entre otras cosas de la frecuencia de conmutación.	
En los diodos de Si, a corrientes elevadas, tiene mayor importancia el intervalo de transición que el tiempo de almacenamiento	
En un A.O.real, en lazo abierto, con etapa diferencial de entrada compuesta por transistores bipolares PNP, las corrientes de polarización IBIAS, son salientes.	
En un A.O.real, en lazo abierto, con etapa diferencial de entrada compuesta por transistores bipolares PNP, la impedancia de entrada en modo común es mucho mayor que la impedancia de entrada en modo diferencial	
En un A.O.real, en lazo abierto, con etapa diferencial de entrada compuesta por transistores MOSFET, las corrientes de polarización $I_{BIAS}$ son nulas, salvo las debidas a fugas	
En un A.O.real, en lazo abierto, la impedancia de salida suele ser de decenas de ohmios	
Un A.O. real en lazo abierto, compensado internamente, equivale a un sistema de primer orden con una <b>frecuencia superior de corte</b> como mínimo, de centenas de kilohercios	

**Nota: 1ª Parte Test V/F. Respuesta correcta 1p. Respuesta incorrecta -0,5. Sin contestar 0 p.**

**2ª Parte ejercicio de respuesta calculada:**

**Se deben rellenar las casillas con los datos pedidos. Cada respuesta numérica correcta 1 pto.**

**Las justificaciones de las respuestas se entregarán en hojas adjuntas.**

**1ª parte del examen 40% 2ª Parte: 60%. Para promediar, nota mínima de cada ejercicio 3,5 p.**

**EXAMEN DE ELECTRÓNICA ANALÓGICA.- CONVOCATORIA 09-07-05  
2º CURSO DE INGENIERÍA TÉCNICA EN ELECTRÓNICA INDUSTRIAL**

**APELLIDOS Y NOMBRE:**

En algunos A.O., la tensión offset de salida puede ajustarse a cero mediante un circuito externo, siempre que esté en lazo cerrado y se garantice funcionamiento lineal del circuito	
Si un Amplificador operacional tiene una $f_t = 4$ MHz, y lo configuramos como amplificador no inversor de ganancia 10, la frecuencia superior de corte del circuito será de 40 KHz	
Si un Amplificador operacional tiene una $f_t = 1$ MHz, y lo configuramos como un amplificador no inversor de ganancia en continua 100, el módulo de la ganancia a 10KHz, será prácticamente 100	
Si ponemos en cascada dos etapas amplificadoras no inversoras de ganancia en continua 100 implementadas con A.O. de $f_t = 1$ MHz, la ganancia del conjunto a 10 KHz, será aproximadamente de 73,8 dB	
Si un Amplificador operacional tiene una $f_t = 1$ MHz, y lo configuramos como un amplificador no inversor de ganancia en continua 100, a una frecuencia de 10 KHz el desfase entre la tensión medida en la entrada inversora respecto a la no inversora será negativo, de valor absoluto superior a 30 grados	
En un circuito con A.O. y con <b>tensión a la entrada continua y constante</b> , puede darse el caso de que $v^+$ no sea igual a $v^-$ y el circuito funcione linealmente.	
En un transistor Mosfet de canal N de enriquecimiento, si hacemos $V_{GS}=0$ , si entre drenador y fuente aplicamos una tensión positiva, se establece una corriente de circulación $I_{DSS}$ , que dependerá de la red de polarización	
En un transistor Mosfet de canal N de enriquecimiento, si hacemos $V_{GS}=0$ , el transistor siempre trabajará en la zona óhmica, independiente de la red de polarización.	
En un transistor Mosfet de canal N de enriquecimiento, el valor de la tensión umbral $V_t$ es esencialmente positivo.	
En un transistor N-Mosfet de enriquecimiento, a temperatura constante, con valores dados de $V_t$ y de $k$ , si se encuentra en la zona activa, la corriente de drenador no depende nada mas que de la tensión puerta -fuente	
En un transistor Mosfet de canal N de depleción, si hacemos $V_{GS}=0$ , la corriente de drenador será obligatoriamente nula	
En un transistor Mosfet de canal P de depleción, la tensión umbral es esencialmente negativa.	
En un transistor Mosfet de canal N de depleción, puede ser que la tensión $V_{GS}$ sea negativa y el transistor esté conduciendo	
En un transistor Mosfet de canal N de enriquecimiento, la corriente de drenador se considera positiva si es saliente	
Mosfet de canal P de depleción, la tensión umbral es esencialmente positiva	
En los Mosfet de cualquier tipo, la corriente de puerta es cero para cualquier tensión de polarización, si no se llega a perforar el aislante de puerta	
Si en un Mosfet de canal N de depleción, unimos la puerta con la fuente, entonces el dispositivo se comporta como una fuente de corriente constante, sea cual sea la tensión positiva aplicada entre drenador y surtidor	
En los J-FET de cualquier tipo, al igual que en los MOSFET, la corriente de puerta es cero para cualquier tensión de polarización. Positiva o negativa aplicada entre puerta y fuente	
Si en una etapa diferencial, sustituimos las resistencias de colector, por fuentes de corriente constante, la ganancia de la etapa se hace mayor y la impedancia de salida de la misma también mayor	

**Nota: 1ª Parte Test V/F. Respuesta correcta 1p. Respuesta incorrecta -0,5. Sin contestar 0 p.**

**2ª Parte ejercicio de respuesta calculada:**

**Se deben rellenar las casillas con los datos pedidos. Cada respuesta numérica correcta 1 pto.**

**Las justificaciones de las respuestas se entregarán en hojas adjuntas.**

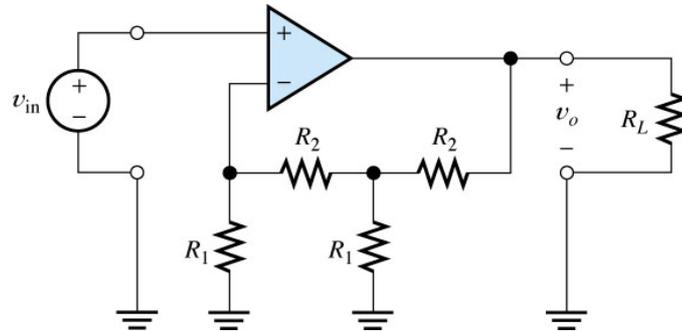
**1ª parte del examen 40% 2ª Parte: 60%. Para promediar, nota mínima de cada ejercicio 3,5 p.**

**EXAMEN DE ELECTRÓNICA ANALÓGICA.- CONVOCATORIA 09-07-05  
2º CURSO DE INGENIERÍA TÉCNICA EN ELECTRÓNICA INDUSTRIAL**

**APELLIDOS Y NOMBRE:**

**2ª PARTE DEL EXAMEN.-EJERCICIOS DE RESPUESTA CALCULADA**

**GRUPO 1.- AMPLIFICADORES OPERACIONALES.-** Sea el circuito de la figura:



A) **A.O. ideal.**  $R_1 = 1k$   $R_2 = 10k$ .  $R_L = 1k$ ,

Se pide:

1º Expresión literal simplificada de la ganancia en tensión en continua, en función de las resistencias representadas: (Sugerencia: aplicar Thévenin)

$A_v = v_o/v_{in} =$
----------------------

2º Valor numérico anterior:

Calcular la ganancia en tensión $v_o/v_{in}$	
--	--

B) Si el A.O. es un LM741, con las siguientes características típicas:

$V_{OS} = 2$  mV (Tensión de desviación a la entrada.)

$I_{OS} = 50$  nA ( Corriente de desviación a la entrada)

$I_{BIAS} = 150$ n Corriente de polarización de las entradas (entrantes).

$A_{VOL} = 200V/mV = 200.000$  (Ganancia en modo diferencial en lazo abierto en continua)

$R_{in} = 2$  Megohms (Resistencia de entrada en modo diferencial)

$R_{OUT} = 75$  ohmios (Resistencia de salida en lazo abierto)

$I_{SC} = 25$  mA ( Corriente máxima antes de entrar la protección contra sobre corriente)

$SR = 0,5$  V/ $\mu$ s

$f_t = 1$  Mhz.  $V_{sat\ positiva} = +15$  voltios  $V_{sat\ negativa} = -15$  voltios

Si en el circuito de la figura, la ganancia en continua  $v_o/v_i$  vale 131, se pide:

Si la señal de entrada es senoidal, a qué frecuencia la tensión de salida estará desfasada respecto de la entrada $30^\circ$ en retraso	
---	--

Trabajando a una frecuencia de 15 KHz, (senoidal), si la señal de entrada tiene un valor de pico positivo de 100 mV, cual es el valor de pico positivo a la salida:	
---	--

Con la entrada a masa, y considerando nada mas el efecto de $V_{OS}$ , evaluar el máximo valor previsible de la tensión de salida, (valor absoluto)	
---	--

Con la entrada a masa, y considerando nada mas el efecto de $I_{BIAS}$ , evaluar el máximo valor previsible de la tensión de salida, (valor absoluto)	
---	--

Con la entrada a masa, y considerando nada mas el efecto de $I_{OS}$ , evaluar el máximo valor previsible de la tensión de salida, (valor absoluto)	
---	--

Evaluar la máxima tensión previsible a la salida en el peor de los casos de que los tres efectos anteriores se superpongan	
--	--

**Nota: 1ª Parte Test V/F. Respuesta correcta 1p. Respuesta incorrecta -0,5. Sin contestar 0 p.**

**2ª Parte ejercicio de respuesta calculada:**

**Se deben rellenar las casillas con los datos pedidos. Cada respuesta numérica correcta 1 pto.**

**Las justificaciones de las respuestas se entregarán en hojas adjuntas.**

**1ª parte del examen 40% 2ª Parte: 60%. Para promediar, nota mínima de cada ejercicio 3,5 p.**

**EXAMEN DE ELECTRÓNICA ANALÓGICA.- CONVOCATORIA 09-07-05  
2º CURSO DE INGENIERÍA TÉCNICA EN ELECTRÓNICA INDUSTRIAL**

**APELLIDOS Y NOMBRE:**

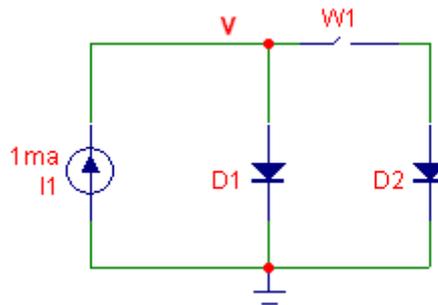
**AMPLIFICADOR OPERACIONAL (CONT)**

Valor de la resistencia que pondría en serie con la fuente, para minimizar el efecto de $I_{BIAS}$	
Con $R_L = 220 \text{ ohmios}$ , y $v_{in} = +1 \text{ v. (c.c.)}$ , valor de la tensión $V_o$	
Con $R_L = 270 \text{ ohmios}$ , y $v_{in} = +1 \text{ v. (c.c.)}$ , valor de la tensión $v'$	

El LM741 anterior se configura como amplificador no inversor de ganancia 10. $V_{in}$ senoidal de 30 KHz. Se pide máximo valor de pico de $V_{in}$ antes de que empiece a aparecer distorsión a la salida debida al S.R.	
--	--

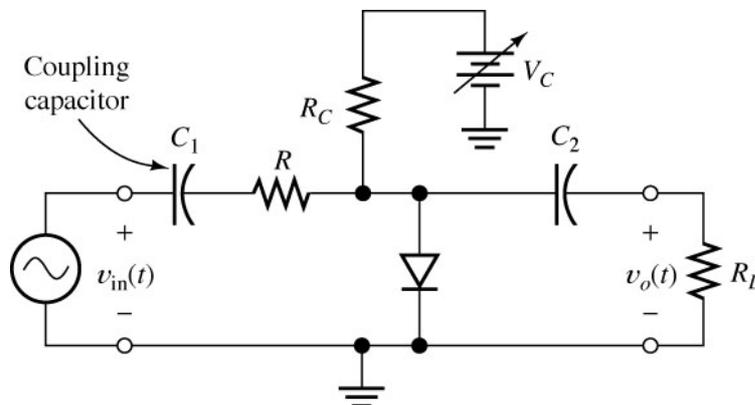
**GRUPO 2.- DIODOS**

2.1 Sea la figura:



Los diodos son idénticos. Tienen un valor de $\eta=1,5$ y están a $300^\circ \text{ K.}$ Antes de cerrar el interruptor la tensión $v$ es de $600\text{mV}$ . Hallar $v$ después de cerrar el interruptor	
Los diodos son idénticos. Tienen un valor de $\eta=2$ , y están a $300^\circ \text{ K.}$ Antes de cerrar el interruptor la tensión $v$ es de $600\text{mV}$ . Hallar $v$ después de cerrar el interruptor	
Con el interruptor abierto, la temperatura de la unión aumenta a $100^\circ \text{ C.}$ ¿Cuál será la nueva tensión en terminales de D1. ( $\eta=1$ , y $T_i= 300^\circ \text{ K}$ )	

2.2 -Sea el circuito de la figura:



**Nota: 1ª Parte Test V/F. Respuesta correcta 1p. Respuesta incorrecta -0,5. Sin contestar 0 p.**

**2ª Parte ejercicio de respuesta calculada:**

**Se deben rellenar las casillas con los datos pedidos. Cada respuesta numérica correcta 1 pto.**

**Las justificaciones de las respuestas se entregarán en hojas adjuntas.**

**1ª parte del examen 40% 2ª Parte: 60%. Para promediar, nota mínima de cada ejercicio 3,5 p.**

**EXAMEN DE ELECTRÓNICA ANALÓGICA.- CONVOCATORIA 09-07-05  
2º CURSO DE INGENIERÍA TÉCNICA EN ELECTRÓNICA INDUSTRIAL**

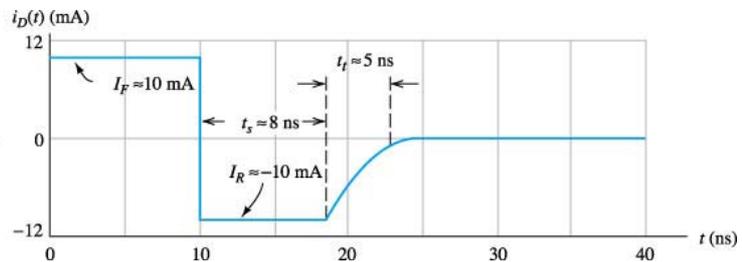
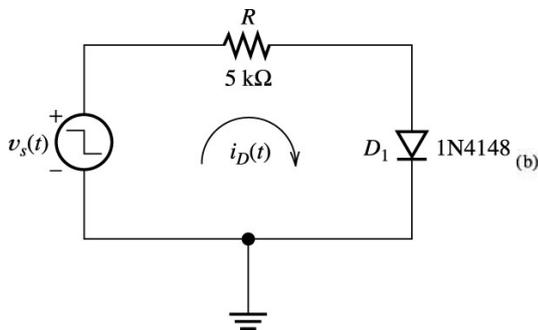
**APELLIDOS Y NOMBRE:**

$R=1k$ .  $R_C=10k$ .  $R_L=1Meg$ . Diodo de silicio a  $27^\circ C$ . ( $V_{DQ} \approx 0,6$  voltios). Capacidades lo suficientemente elevadas como para suponerlas cortocircuitos a efectos de la componente alterna, salvo indicación en contra

Se pide:

Con $V_C$ ajustada a 1,6 voltios, en ausencia de señal, valor de $I_{DQ}$	
Valor de la resistencia dinámica del diodo ( $r_d$ ) en ese punto de trabajo	
Si superponemos una señal alterna $v_{in}(t)$ , incremental, ¿Cuánto valdrá la atenuación $v_o/v_i$	
Si deseamos que la corriente instantánea total a través del diodo no supere $+10\%$ del valor de $I_{DQ}$ , valor máximo de pico que puede tener la señal $v_{in}(t)$	
Si la tensión $V_C$ es negativa de valor 10 voltios. ¿Cuál es la máxima tensión de pico de una senoidal que se puede aplicar para que en ningún momento entre a conducir el diodo ( $v_\gamma=0,5$ voltios)	
Evaluar la capacidad $C1$ para que la frecuencia de corte del circuito equivalente en alterna sea de 100 Hz. (suponga resto de capacidades cortocircuitos para la señal de alterna)	
Evaluar la capacidad $C2$ para que a 100 Hz la podamos considerar prácticamente un cortocircuito. (Frecuencia de corte de $C2-R_L$ 10 Hz)	

2.3- Sea el circuito de la figura. La forma de onda de la tensión  $v_s(t)$  es igual a +50 voltios hasta que  $t=10ns$ , pasa a -50 voltios. La corriente medida a través del diodo es la indicada.



Con los datos gráficos representados, evaluar la carga acumulada cuando el diodo está polarizado directamente, debida a la “capacidad de difusión”, expresada en microculombios	
Con los datos gráficos representados, evaluar el valor de $\tau_p$ (tiempo de transición), expresado en nanosegundos	
Si sustituimos la resistencia $R$ , por otra de 500 ohmios, y la tensión negativa de $v_s(t)$ por -5 voltios, evaluar cuanto valdrá el tiempo de almacenamiento $t_s$ .	

**Nota: 1ª Parte Test V/F. Respuesta correcta 1p. Respuesta incorrecta -0,5. Sin contestar 0 p.**

**2ª Parte ejercicio de respuesta calculada:**

**Se deben rellenar las casillas con los datos pedidos. Cada respuesta numérica correcta 1 pto.**

**Las justificaciones de las respuestas se entregarán en hojas adjuntas.**

**1ª parte del examen 40% 2ª Parte: 60%. Para promediar, nota mínima de cada ejercicio 3,5 p.**

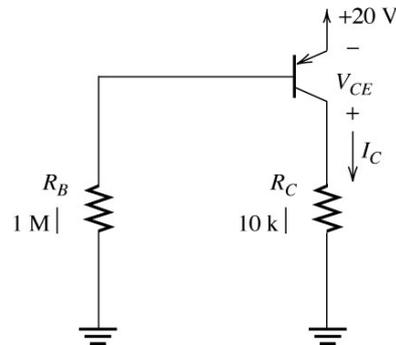
**EXAMEN DE ELECTRÓNICA ANALÓGICA.- CONVOCATORIA 09-07-05  
2º CURSO DE INGENIERÍA TÉCNICA EN ELECTRÓNICA INDUSTRIAL**

**APELLIDOS Y NOMBRE:**

**GRUPO 3.- TRANSISTORES**

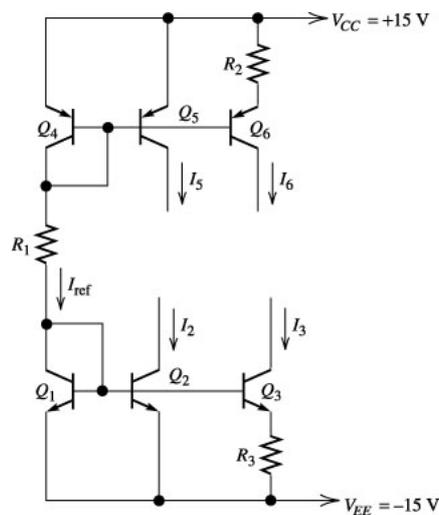
3.1.- Sea el circuito de la figura: Transistor de Silicio PNP

$|V_{CES}|=0,2$  voltios.  $|V_{BES}|=0,8$  voltios.  $|V_{BEQ,activa}|=0,6$  voltios



Con $\beta=50$ evaluar el valor de $I_C$ , considerando positivo el sentido indicado	
Con $\beta=50$ evaluar el valor de $V_{CE}$ , considerando positivo el sentido indicado	
Con $\beta=150$ evaluar el valor de $I_C$ , considerando positivo el sentido indicado	
Con $\beta=150$ evaluar el valor de $V_{CE}$ , considerando positivo el sentido indicado	

3.2.- Sea el circuito de la figura:



Todos los transistores son iguales, salvo que unos son NPN y otros PNP, y además,  $Q_5$  tiene diferente área relativa. Todos están a la misma temperatura. Suponga que la  $\beta$  tiene un valor muy alto para todos los transistores, de modo que las corrientes de base pueden despreciarse. Queremos diseñar el circuito de modo que  $I_2=1\text{mA}$ ,  $I_3=50\ \mu\text{A}$ ,  $I_5=3\text{mA}$ ,  $I_6=100\ \mu\text{A}$ . Hallar los valores de las resistencias:

$R_1=$	$R_2=$
$R_3=$	$A_5$ (Área relativa respecto a los demás)=

**Nota: 1ª Parte Test V/F. Respuesta correcta 1p. Respuesta incorrecta -0,5. Sin contestar 0 p.**

**2ª Parte ejercicio de respuesta calculada:**

**Se deben rellenar las casillas con los datos pedidos. Cada respuesta numérica correcta 1 pto.**

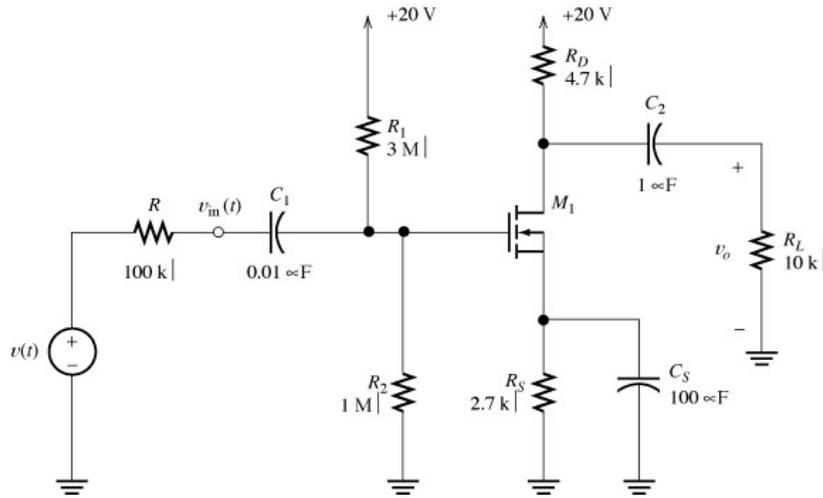
**Las justificaciones de las respuestas se entregarán en hojas adjuntas.**

**1ª parte del examen 40% 2ª Parte: 60%. Para promediar, nota mínima de cada ejercicio 3,5 p.**

**EXAMEN DE ELECTRÓNICA ANALÓGICA.- CONVOCATORIA 09-07-05  
2º CURSO DE INGENIERÍA TÉCNICA EN ELECTRÓNICA INDUSTRIAL**

**APELLIDOS Y NOMBRE:**

3.3.- Sea el circuito de la figura:



Considere el amplificador en fuente común de la figura. Las capacidades se pueden considerar cortocircuitos para las frecuencias de trabajo.

El transistor NMOS tiene los parámetros siguientes:

$$K = (k/2) = 1 \text{ mA/V}^2 \quad \lambda = (1/V_A) = 0 \quad v_{t0} = 2 \text{ voltios.}$$

Se pide

:

1º) En ausencia de señal:

Punto de operación del transistor:

$I_{DQ} =$
$V_{DSQ} =$
$V_{GSQ} =$

2º) Con señal aplicada

Abcisa en el origen de la recta estática de carga en voltios		Máximo valor pico a pico de la c.a. a la salida sin distorsión	
Ordenada en el origen de la recta estática de carga en mA		Ganancia en tensión $v_o/v_{in}$ (suponiendo señal incremental)	
Abcisa en el origen de la recta dinámica de carga en voltios		Impedancia de entrada $v_{in}/i_{in}$ (suponiendo señal incremental)	
Ordenada en el origen de la recta dinámica de carga en mA		Impedancia de salida (Excluyendo $R_L$ ) (suponiendo señal incremental)	

**Nota: 1ª Parte Test V/F. Respuesta correcta 1p. Respuesta incorrecta -0,5. Sin contestar 0 p.**

**2ª Parte ejercicio de respuesta calculada:**

**Se deben rellenar las casillas con los datos pedidos. Cada respuesta numérica correcta 1 pto.**

**Las justificaciones de las respuestas se entregarán en hojas adjuntas.**

**1ª parte del examen 40% 2ª Parte: 60%. Para promediar, nota mínima de cada ejercicio 3,5 p.**