

ALGUNAS SOLUCIONES A LOS PROBLEMAS DE **ELECTRÓNICA**,
2ª Edición
por Allan R. Hambley

- 1.6. $\Delta = 152,6 \mu\text{V}$
- 1.12 4×10^6 transistores/chip
- 1.15 $A_V = 50$, $A_{VS} = 33.3$, $A_i = 1,25 \times 10^6$, $G = A_V A_i = 6,25 \times 10^7$
- 1.18 $R_o = 1,11 \text{ k}\Omega$
- 1.21 Si los amplificadores se conectan en cascada en el orden *A-B*, obtendremos: $R_i = R_{iA} = 3 \text{ k}\Omega$, $R_o = R_{oB} = 20 \Omega$, $A_{Vo} = 4,998 \times 10^4$.
- 1.27 $P_{disipada} = 17,5 \text{ W}$, $\eta = 41,67\%$
- 1.33 $G_{db} = 50 \text{ dB}$, $R_L = 1 \text{ k}\Omega$
- 1.39 $R_o = 200 \text{ k}\Omega$
- 1.45 Obtenemos un amplificador de transresistencia aproximadamente ideal con $R_{moc} = 10 \text{ k}\Omega$.
- 1.55 $A_V = 100 \angle -105^\circ$; $A_{VdB} = 40 \text{ dB}$.
- 1.56 $V_o(t) = 2 + 4\cos(200\pi t - 18^\circ) - 2\cos(2.000\pi t)$.
- 1.63 CMRR = 60 dB
- 1.65 CMRR = 108 dB
- 2.4 Podemos tener cuatro amplificadores operacionales de un CI de 14 terminales, si se permiten dos terminales para las conexiones de alimentación que sean comunes a los cuatro amplificadores operacionales.

2.10 (a) -2 V; (b) -1 V; (c) 3 V; (d) 0 V; (e) 3 V.

2.12 (b) $Z_{in} \cong 0,1 \Omega$; (c) $Z_{in} = -10 \text{ k}\Omega$; (d) $Z_{in} = \frac{1}{j\omega(101\text{C})}$.

Por tanto, la impedancia de entrada es aquella que tenga una condensador de 101-pF.

2.15 La tolerancia de la ganancia en bucle cerrado es aproximadamente $\pm 2\%$.

2.18 $A_1 = -4/3$; $A_2 = -8/3$.

2.27 $A_{v\min} = 1,905$; $A_{v\max} = 2,105$; las tolerancias de la magnitud de la ganancia son -4,75% y +5,25%.

2.32 $100 \Omega/\delta$

2.42 (a) $A_{VS} = 0,99999$; (b) $Z_{in} = 10^{11} \Omega$;

$$(c) Z_o = \frac{1}{\frac{1}{R_{in}} + \frac{1 + A_{OL}}{R_o}} = 2,5 \times 10^{-4} \Omega$$

2.46

Frecuencia	$ A_{OL} $	Fase
100	9.988	-87,14°
1 kHz	1.000	-89,71°
1 MHz	1	-90,00°

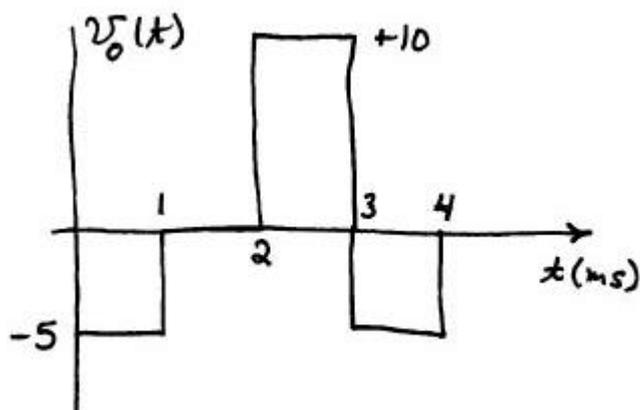
2.50 (a) $f_{FP} = 159 \text{ kHz}$; (b) $V_{om} = 10 \text{ V}$; (c) $V_{om} = 2 \text{ V}$; (d) $V_{om} = 1,59 \text{ V}$.

2.52 $SR = 8 \text{ V}/\mu\text{s}$

2.58 V_o varía desde -26,5 mV hasta +66,5 mV.

2.59 (a) $V_{off} = \pm 9,09 \text{ mV}$; (b) $I_B = \pm 1 \mu\text{A}$; (c) $R_B = 9,09 \text{ k}\Omega$; (d) $I_{off} = \pm 1 \mu\text{A}$.

2.76



3.4 $v_D = 0,3$ V

3.7 $T_{\text{final}} = 125$ °C

3.8 (a) $I_A \cong 2,13$ mA, $V_A \cong 0,8$ V; (b) $I_B \cong 1,65$ mA, $V_B \cong 0,66$ V;
(c) $I_C \cong 1,15$ mA, $V_C \cong 0,29$ V.

3.15 (a) $V = 0$ e $I = 3,70$ mA; (b) $I = 0$ y $V = 10$ voltios; (c) $V = 0$ e $I = 0$; (d) $V = 5$ voltios e $I = 5$ mA.

3.16 (a) $V = 10$ voltios e $I = 0$; (b) $V = 6$ voltios e $I = 6$ mA; (c) $V = 30$ voltios e $I = 33,6$ mA.

3.22 $R = 900$ Ω

3.29 (a) Para una frecuencia de fuente a 400 Hz, $C > 2.500$ μF ; (b) Para una frecuencia de fuente a 60 Hz, $C > 16.700$ μF .

3.43 Sólo se pueden poner en cascada dos puertas OR, si la salida que se pide para el nivel alto ha de ser superior a 3,5 V.

3.45 $P_D = 0,48$ W (en el peor caso).

3.46 $R = 333 \Omega$

3.50 $r_d = 0$

3.51 (a) Para $n = 1$: $I_s = 95,0 \times 10^{-15} \text{ A}$; (b) Para $n = 2$: $I_s = 9,75 \times 10^{-9} \text{ A}$.

3.55 (a) $\Delta v_{\text{carga}} = 23,9 \text{ mV}$; Regulación de entrada = 1,2%; (b) Regulación de carga = 0,108%.

3.59 Para $I_{DQ} = -1 \text{ mA}$, $V_{DQ} = -4,5 \text{ V}$ y $r_d = 167 \Omega$.

Para $I_{DQ} = -10 \text{ mA}$, $V_{DQ} = -4,77 \text{ V}$ y $r_d = 7,48 \Omega$.

3.71 $p \cong 10^{16} \text{ cm}^{-3}$; $n = 2,10 \times 10^4 \text{ cm}^{-3}$

3.77 Para $n = 1$; $v_{D1} = 582 \text{ mV}$. Para $n = 2$; $v_{D1} = 564 \text{ mV}$.

3.86 $L = W = 292 \mu\text{m}$

3.87

m	$V_{DQ} = -1 \text{ V}$	$V_{DQ} = -10 \text{ V}$
1/2	70,7 pF	30,2 pF
1/3	79,4 pF	45,0 pF

3.90 (a) $R_s = 25 \Omega$; (b) $C_{j0} = 26,3 \text{ pF}$; (c) $t_T = 1,75 \mu\text{s}$.

4.8 $\beta = 30$; $\alpha = 0,9677$; $i_E = 9,3 \text{ mA}$.

4.11 $I_{C2} = 0,9804 \text{ mA}$; $V_{BE} = 0,6583 \text{ V}$.

4.15 Para $I_E = 1 \text{ mA}$; $V_{BE} = 0,640 \text{ V}$. Para $I_E = 0,1 \text{ mA}$; $V_{BE} = 0,580 \text{ V}$.

4.20

	$v_{in} = +0,2 \text{ V}$	$v_{in} = 0$	$v_{in} = -0,2 \text{ V}$
$i_B (\mu\text{A})$	10	5,5	1,25
$i_C (\text{mA})$	4	2,2	0,5
$V_{CE} (\text{V})$	12	15,6	18,9

$$A_v = -17,25$$

4.25 $V_{BE} = 0,283 \text{ V}$

4.29 (a) Región de corte; (b) Región de saturación; (c) Región activa.

4.35 $R_B = 31,5 \text{ k}\Omega$ y $R_E = 753 \Omega$.

4.42

I_{CQ}	r_π	g_m
1 μA	2,6 $\text{M}\Omega$	38,5 μS
0,1 mA	26 $\text{k}\Omega$	3,85 mS
1 mA	2,6 $\text{k}\Omega$	38,5 mS

4.46

	Amplificador de alta impedancia	Amplificador de baja impedancia (Problema 4.45)
I_{CQ}	39,3 μA	3,93 mA
r_π	66,2 $\text{k}\Omega$	662 Ω
A_v	-75,5	-75,5
A_{v0}	-151	-151
Z_{in}	54,8 $\text{k}\Omega$	548 Ω
A_i	-41,4	-41,4
G	3124	3124
Z_o	100 $\text{k}\Omega$	1 $\text{k}\Omega$

4.53
$$A_v = \frac{bR_L'}{r_p + (b+1)R_E}$$
, donde $R_L' = R_C \parallel R_L$

$$Z_{in} = R_B \parallel [r_\pi + (b+1)R_E]$$

4.57 $A_v = 0,9798$; $Z_{in} = 370 \text{ k}\Omega$

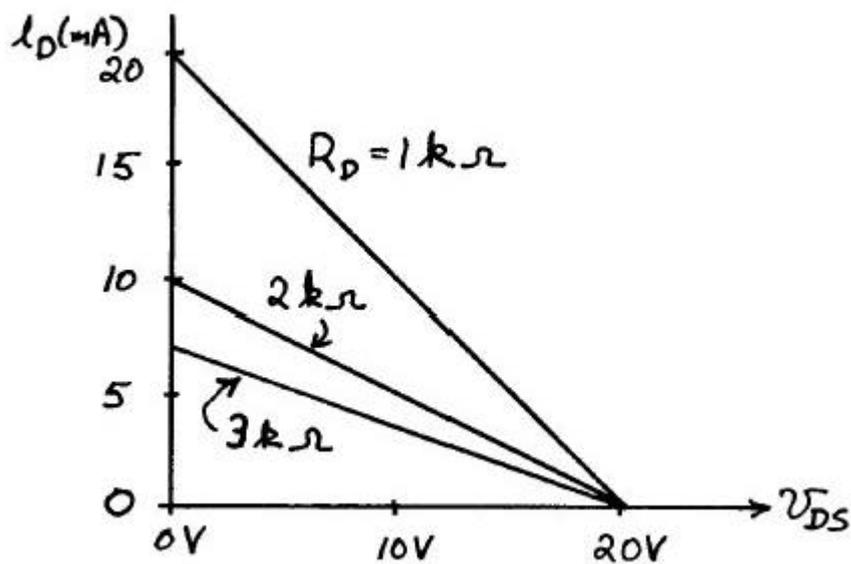
4.60 $V_{CEQ} = 7,25 \text{ V}$; $R_o = \frac{r_p + R_1(1 + r_p/R_2)}{1 + b + r_p/R_2} = 126\Omega$

4.66 Para que el transistor permanezca en saturación, deberíamos tener:
 $b > 22,3$.

5.3 (a) Región de saturación; $i_D = 2,25 \text{ mA}$; (b) Región óhmica, $i_D = 2 \text{ mA}$;
(c) Región de corte, $i_D = 0$.

5.10 $V_{to} = 1 \text{ V}$, $K = 0,5 \text{ mA/V}^2$

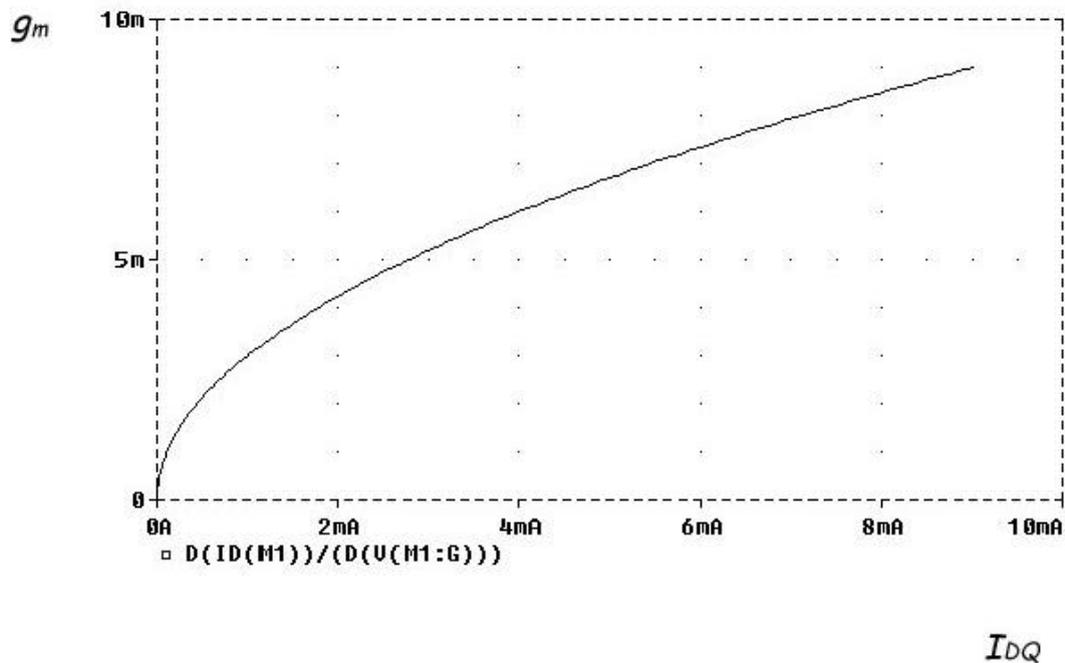
5.15



5.20 $V_{DC} = 10,5 \text{ V}$, $V_{2m} = 0,5 \text{ V}$ y $V_{1m} = -6 \text{ V}$. El porcentaje de distorsión del segundo armónico es $|V_{2m} / V_{1m}| \times 100\% = 8,33\%$.

5.30 $r_d = \infty$

5.35



5.40 $g_m = 6 \text{ mS}$; $R_{in} = 3,3 \text{ M}\Omega$, $A_v = -g_m R_d = -7,2$, $R_o = 1,2 \text{ k}\Omega$

5.44 (a) En este circuito, el FET está trabajando en la región óhmica. $V_{DSQ} = 2,44 \text{ V}$, $I_{DQ} = 13,56 \text{ mA}$; (b) $g_m = 4,88 \text{ mS}$, $r_d = 321 \Omega$; (c) $R_i = 100 \text{ k}\Omega$, $R_L' = R_D || R_L || r_d = 195 \Omega$, $A_v = -0,954$, $R_o = 243 \Omega$.

5.56 $V_{GS} = -1 \text{ V}$

5.60 $I_{DSS} = 13 \text{ mA}$ y $V_{to} = -3 \text{ V}$

5.65 (a) $I_1 = 8 \text{ mA}$; (b) $I_2 = 8 \text{ mA}$; (c) $I_3 = 8 \text{ mA}$, $V_2 = 0$, $V_1 = 7 \text{ V}$; (d) $I_5 = 8 \text{ mA}$, $I_4 = 4 \text{ mA}$, $V_4 = 7 \text{ V}$, $V_5 = 0,586 \text{ V}$.

5.70 $I_{DSS} = 2 I_{1DSS}$, $V_{to} = V_{to}$, $g_m = 2g_m$

6.6 (a) $F = (A + B)\overline{C}$; (b) $F = A + B + \overline{BC}$; (c) $F = D + AB + \overline{BC}$.

6.11 (a) $F = AB + (\overline{C} + A)\overline{D} = \overline{(A + B)(AC + D)}$

$$(b) F = A(\overline{B} + C) + D = \overline{(\overline{A} + \overline{BC})D}$$

$$(c) F = \overline{ABC} + A(B + C) = \overline{(\overline{A} + \overline{B} + \overline{C})(\overline{A} + \overline{B} + \overline{C})}$$

6.16 $P_{\text{dinámica}} = 0,36 \text{ mW}$. (Este resultado es para un inversor que trabaja a 400 MHz).

6.20 $NM_H = 1,5 \text{ V}$, $NM_L = 0,5 \text{ V}$

6.25 $P_{\text{dinámica}} = 6,25 \text{ mW}$

6.30 (a) se debe aumentar R_D ; (b) se debe disminuir W ; (c) se debe aumentar L ; (d) se debe disminuir V_{DD} .

6.36 $NM_H = 2,96 \text{ V}$, $NM_L = 0,96 \text{ V}$

$$6.40 \quad t_{\text{PHL}} = \frac{C \ln(2)}{1/R_D + 1/R_{on}}$$

6.48 Para $v_I = V_{DD}/2$:

$V_{DD} \text{ (V)}$	$I_{DD} \text{ (}\mu\text{A)}$
3	18,75
5	168,8
10	1.200

Para $v_I = 0$, se obtiene $I_{DD} = 0$ para todos los valores de V_{DD} .

6.50 Para v_I a nivel alto y $v_O = 0,5 \text{ V}$, se obtiene $i_O = 0,281 \text{ mA}$ (hacemos referencia a la corriente i_O en el terminal de salida del inversor). Se obtiene $i_O = -0,281 \text{ mA}$ para $v_I = 0$ y $v_O = 4,5 \text{ V}$.

$$6.55 \quad \frac{dv_O}{dv_I} = - \frac{2 (1 + \beta V_{DD}/2)}{\beta (V_{DD}/2 - V_{t0})}$$

6.60 $I_{DD\text{avg}} = 0,25 \text{ mA}$, $P_{DD\text{avg}} = 1,25 \text{ mW}$

6.65 Suponga que, para lograr que la salida de una puerta CMOS NOR de dos entradas sea capaz de absorber la corriente de salida deseada, los transistores NMOS deben tener $(W/L)_n = 2$. Las longitudes de canal de todos los dispositivos deben ser iguales a $1 \mu\text{m}$. Determinar la anchura W de todos los transistores para conseguir un funcionamiento simétrico. Calcular también la superficie ocupada por la puerta (es decir, la suma de $W \times L$ para todos los transistores).

Respuesta:

Los transistores PMOS deben tener $W = 8 \mu\text{m}$ y $L = 1 \mu\text{m}$. Los transistores NMOS tienen $W = 2 \mu\text{m}$ y $L = 1 \mu\text{m}$.

6.71

ϕ	M ₁	M ₂	M ₃	M ₄	M ₅	M ₆	M ₇	F	I_{DD}
1	off	off	on	off	off	off	on	0	0
0	off	off	on	off	off	on	off	1	0

6.75 Cada transistor debe tener $WL = 2 \times 6,25 = 12,5$.

7.4 $V_{BE1} - V_{BE2} = -1,27 \text{ mV}$

7.15 $I_{C3} = I_{C4} = \frac{b^2 + 2b}{2(b^2 + 2b + 2)} \cdot \frac{V_{CC} - 1,2}{R_{ref}} @ I_{ref}/2$

7.20 Por tanto, el porcentaje en el que umenta I_{C2} es de 0,995%.

7.25 $I_{C2} = I_{C1} = I_{C3} = I_{C4} = I_{C5} = 0,5 \text{ mA}$, $V_0 = 5\text{V}$

7.31 (a) $i_{D3} = 1,5 \text{ mA}$, $i_{D2} = 1 \text{ mA}$; (b) $i_{D5} = 0,5 \text{ mA}$, $i_{D6} = 2 \text{ mA}$.

7.35 $r_o = r_{d3} \left[1 + \frac{g_{m3} g_{m1} r_{d1} + g_{m3} + 1/r_{d3}}{g_{m2} + 1/r_{d2}} \right]$

7.40 La Figura 7.26 de la página 452 del libro muestra la característica de transferencia del amplificador diferencial bipolar. Es aproximadamente lineal para $-V_T \leq v_{id} \leq V_T$.

7.45

Porcentaje	V_{id}
90%	57,1 mV
99%	119 mV

7.50 $A_{vds} = 65,6$; $R_i = 30,5 \text{ k}\Omega$.

7.58 $A_{vcm} = v_{o1}/v_{icm} = -g_m R_D/1 + 2 g_m R_{SB}$

7.62 La puerta de M_3 es la entrada inversora, y la puerta de M_4 es la entrada no inversora.

7.70 Q_1 y Q_2 forman un amplificador diferencial con salida asimétrica. Q_3 es un seguidor de emisor. Q_4 es un amplificador en emisor común y Q_5 es un seguidor de emisor.

7.75 $A_1/A_2 = 0,926$ ó $A_1/A_2 = 1,080$, dependiendo de la polaridad de la tensión de desviación.

8.6 Número de décadas = $\log_{10}(2200/50) = 1,643$.
 Número de octavas = $\log_2(2200/50) = \log_{10}(44)/\log_{10}(2) = 5,46$.

8.9 (a) $A(s) = V_o/V_{in} = 1 - RCs/1 + RCs$
 (b) Tendremos un polo en $s = -1/(RC)$ y un cero en $s = 1/(RC)$.
 (c) El diagrama de magnitud es constante frente a la frecuencia. La fase comienza en cero a una frecuencia muy baja y se aproxima a -180° a medida que aumenta la frecuencia.

8.12 $A_{mid} = -2,07$, $f_z = 1 \text{ GHz}$, $f_{p1} = 15,1 \text{ MHz}$, $f_{p2} = 2,03 \text{ GHz}$. Ya que f_{p1} es más bajo que las otras dos frecuencias de corte, la frecuencia de corte superior es aproximadamente igual a f_{p1} .

8.16 $A_{mid} = -153$, $R_L = 30,6 \text{ k}\Omega$, $R_L = 44,1 \text{ k}\Omega$.

8.20 (a) $Z_{in} = 909\Omega$; (b) $Z_{in} = 99,0\Omega$; (c) $Z_{in} = \infty$; (d) $Z_{in} = -10k\Omega$.

8.25 Tendremos un amplificador de transresistencia casi ideal, con una ganancia de transresistencia de $R_m \cong -10 k\Omega$.

8.30

I_{CQ} (mA)	r_o	h_{oe}
0,1	1 M Ω	1 μ S
1	100 K Ω	10 μ S
10	10 K Ω	100 μ S

$$8.35 \quad h_{ie} = r_x + \frac{1}{1/r_p + 1/r_\mu} = 604\Omega$$

8.40 (a) $R_B = 1,43 \text{ MO}$, $R_C = 7 \text{ k}\Omega$; (b) $f_H = 6,48 \text{ MHz}$, $A_{VS} = -31,0$.

8.46 El amplificador en base común tienden a tener la menor resistencia de entrada. Los amplificadores en emisor común y cascodeo son inversores. Para minimizar la capacidad de realimentación, normalmente aplicaremos la entrada al primer transistor y tomaremos la salida del segundo transistor en un par acoplado por emisor, en cuyo caso éste amplificador es no inversor. Tanto el amplificador en base común como el seguidor de emisor son no inversores. La respuesta de frecuencia del amplificador en emisor común está limitada a la frecuencia más alta por el efecto Miller.

8.56 $A_V \cong A_{VS} \cong 0,87$, $f_H = 56,5 \text{ MHz}$.

8.61 La frecuencia de corte para cada condensador es $f_{\text{corte}} = 1/(2\pi RC)$, donde R es la resistencia equivalente total en serie con el condensador.

8.64 $f_{B1} = 1/[2\pi C_1(R_S + R_{in})] = 264 \text{ Hz}$

$f_{B2} = 1/[2\pi C_2(R_o + R_L)] = 160 \text{ Hz}$

$f_E = 1/(2\pi C_E R_E') = 567 \text{ Hz}$

$$f_L = f_1 + f_2 + f_E = 991 \text{ Hz}$$

(La simulación da como resultado $f_L = 848 \text{ Hz}$)

9.5 Para $A = 1000$, tendremos $A_f = A/(1 + A\beta) = 9,9$.

$$x_o(t) = A_f x_s = 9,9 \cos(\omega t)$$

$$x_f(t) = \beta x_o = 0,99 \cos(\omega t)$$

$$x_i(t) = x_s - \beta x_o \cong 0,01 \cos(\omega t)$$

9.9 $A \geq 990$. Si asumimos que $A = 990$, necesitamos $\beta = 0,098989$ para conseguir $A_f = 10$.

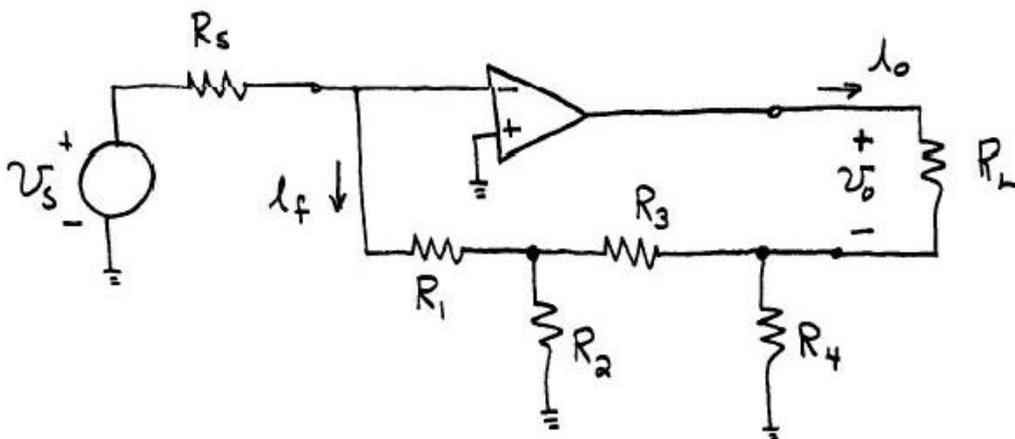
9.18 $V_{\text{señal}} = 17,9 \text{ V rms}$, $V_{\text{ruido}} = 566 \mu\text{V rms}$.

9.26 La realimentación negativa en serie aumenta la impedancia de entrada.
La realimentación negativa en paralelo reduce la impedancia de entrada.

9.30 $A_{vf} = 9,9990$; $R_{if} = 10 \text{ M}\Omega$; $R_{of} = 0,1 \Omega$.

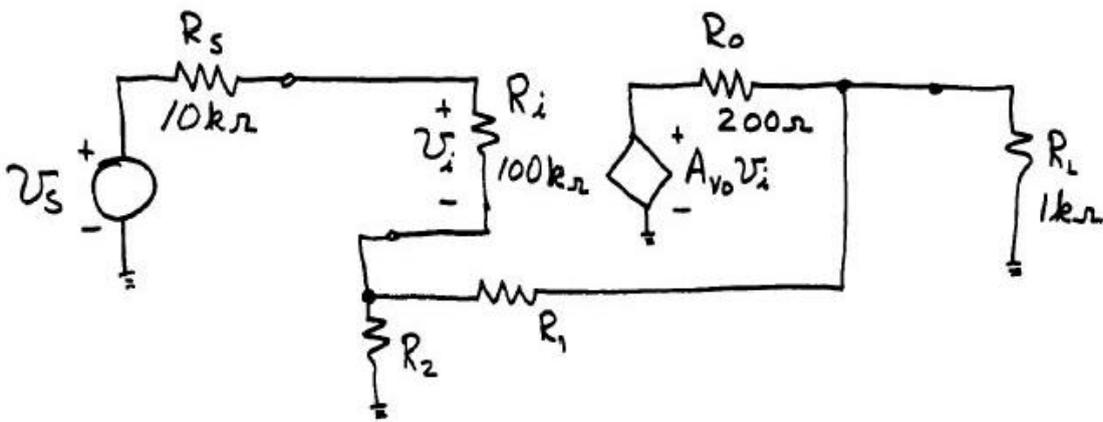
9.35 $A_{isc} = 10^5$. (Sin tener en cuenta los efectos de carga, en cuyo caso $A_i = A_{isc}$). $A_{if} = 9,9990$; $R_{if} = 0,1 \Omega$; $R_{of} = 10 \text{ M}\Omega$.

9.40 Una configuración adecuada de un circuito sería la siguiente:



Un conjunto de resistencias que cumple el objetivo sería $R_1 = 909 \Omega$, $R_2 = 100 \Omega$, $R_3 = 909 \Omega$ y $R_4 = 113 \Omega$.

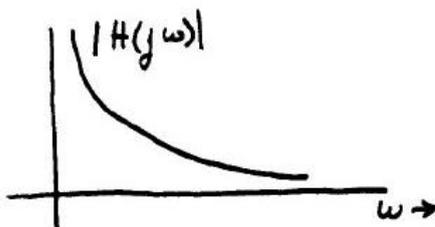
- 9.45 En la realimentación de corriente, la entrada de la red de realimentación está en serie con las terminales de salida del amplificador. Si las resistencias de realimentación son grandes, se libera un voltaje significativo a través de la resistencia de entrada de la red de realimentación. De hecho, esto reduce la ganancia en bucle abierto del amplificador. Ya que queremos que A_b sea grande en magnitud, seleccionaremos pequeñas resistencias para una red de realimentación de corriente.
- 9.50 (a) Necesitamos utilizar realimentación de tensión en serie negativa con $b = 1,8 \times 10^{-3}$.
- (b) Una configuración adecuada de un circuito sería:



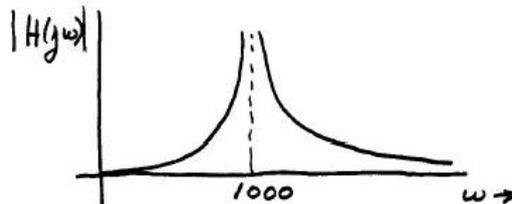
Sin tener en cuenta la carga, hallamos que una elección adecuada de resistencia de tolerancia del 1% es $R_2 = 1 \text{ k}\Omega$ y $R_1 = 549 \text{ k}\Omega$. (c) Utilizando SPICE, encontramos que la resistencia de entrada obtenida es de aproximadamente $860 \text{ k}\Omega$. La impedancia es inferior a la deseada debido a los efectos de carga (principalmente a R_L). Sin embargo, si reducimos R_1 a $453 \text{ k}\Omega$, obtenemos que $R_{if} \cong 1 \text{ M}\Omega$.

9.58

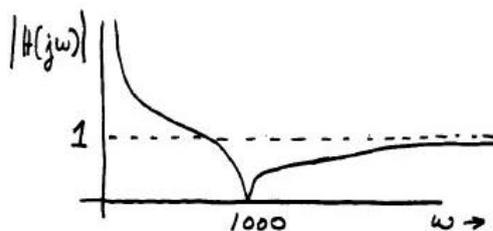
(a)



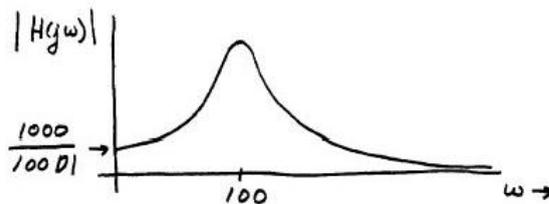
(b)



(c)



(d)



9.63 Para $A_{0f} = 10$, el ancho de banda es $f_{bf} = 10^5$ Hz, y la constante de tiempo es $\tau = 1,59 \mu\text{s}$. Para $A_{0f} = 1$, el ancho de banda es $f_{bf} = 10^6$ Hz, y la constante de tiempo $0,159 \mu\text{s}$.

9.67 $\omega_n = 7078$; $\delta = 0,0777$; $Q = 6,43$.

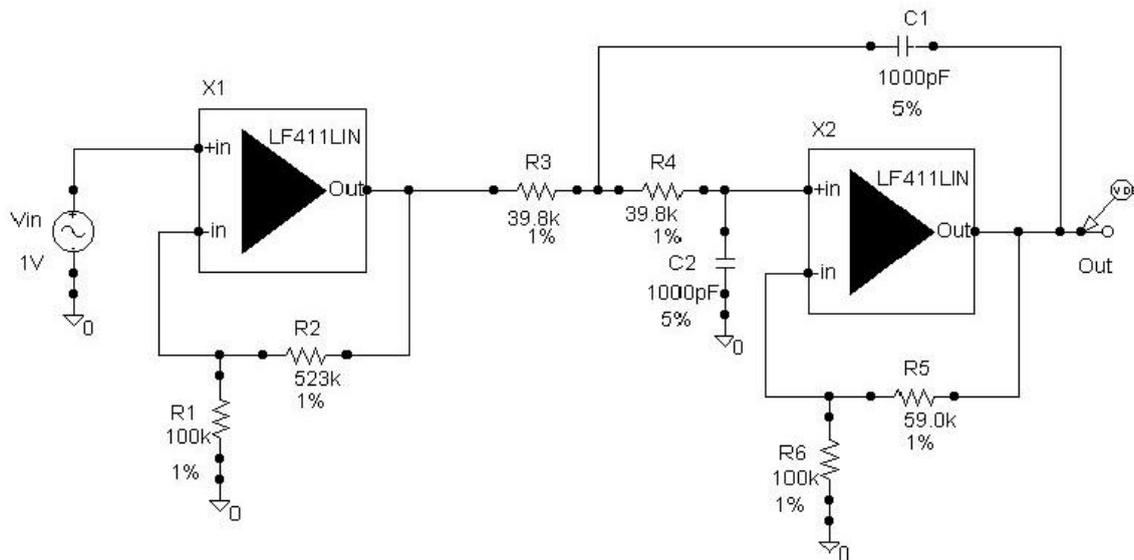
9.72 Establecemos un macromodelo para el amplificador y utilizamos SPICE para obtener diagramas de ganancia y fase en bucle abierto. Cuando llevamos a cabo la simulación y obtenemos los diagramas de ganancia y fase, determinamos que para una fase de 120° (correspondiente a un margen de fase de 60°) tendremos $f_{PM} \cong 77$ Hz y una magnitud de ganancia de 54,2 dB. De esta forma, el máximo valor permitido de \mathbf{b} es $-54,2$ dB, lo que correspondería a $|\mathbf{b}| = 1,95 \times 10^{-3}$. Utilizando los diagramas nos encontramos con que la fase nunca cruza los -180° . Por lo tanto, el margen de ganancia es infinito.

- 9.78 Hay un error de imprenta en el enunciado del problema en la primera y segunda edición del libro. El problema debería hacer referencia al amplificador del Problema 9.76. $f_1' = 195$ Hz. El margen de ganancia pasa a ser 17,8 dB (para $\beta = 1$).
- 9.85 $K = 3$ (o mayor) y $\omega = 1/RC$. (Suponga que el amplificador operacional es ideal).
- 9.88 (a) $R_m = R$ y $w = 1/vLC$.
 (b) $R_m = 4R$ y $w = 1/(RCv^2)$.
- 9.92 El valor más pequeño permitido es $R_2 = 23,2$ k Ω . Para asegurar que el valor real de R_2 siempre sobrepase el valor requerido debemos elegir el valor nominal de R_2 que sea 27 k Ω .
- 10.6 $\theta_{JC} = 3,75^\circ\text{C/W}$
- 10.10 $\theta_{SA} = 10,75^\circ\text{C/W}$
- 10.18 $P_{Dmax} = 33,3$ W; $I_{Cmax} = 1,33$ A.
- 10.23 $P_{Q1} = 10$ W; $I_{C1avg} = 1,58$, y $V_{CEavg} = 12,65$. Así obtenemos $I_{C1avg} V_{CEavg} = 20$ W, que no es igual a P_{Q1} .
- 10.25 (a) $P_{Q1} = 0$; $P_{CC} = 225$ mW; $P_{EE} = 225$ mW; $P_o = 225$ mW; $\eta = 50\%$; $P_{bias} = 225$ mW.
 (b) $P_{CC} = 225$ mW; $P_{EE} = 225$ mW; $P_o = 112,5$ mW; $P_{bias} = 225$ mW; $P_{Q1} = 112,5$ mW; $\eta = 25\%$.
- 10.35 (a) $V_{CC} = 28,3$ V
 (b) La especificación máxima de corriente de los transistores debe ser mayor que 3,54 A.
 (c) Las especificaciones máximas V_{CE} de los transistores debe exceder los 56,6 V.
 (d) El diseño térmico debe tener cabida para al menos 10,1 W sin exceder las temperaturas de unión máximas de los dispositivos.

10.45 $R_1 = 20 \text{ k}\Omega$

10.57 $V_{th} = 27,6 \text{ V}$; $R_{th} = 1,8 \Omega$.

11.3 Una posible solución sería:



11.10 Para diseñar un filtro pasabanda con $f_0/B \cong 1$, conectamos en cascada un filtro paso bajo con un filtro paso alto. Para $f_0/B \gg 1$, utilizaremos el circuito Delyiannis-Friend que se muestra en el Figura 11.12.(a) de la página 760 del libro.

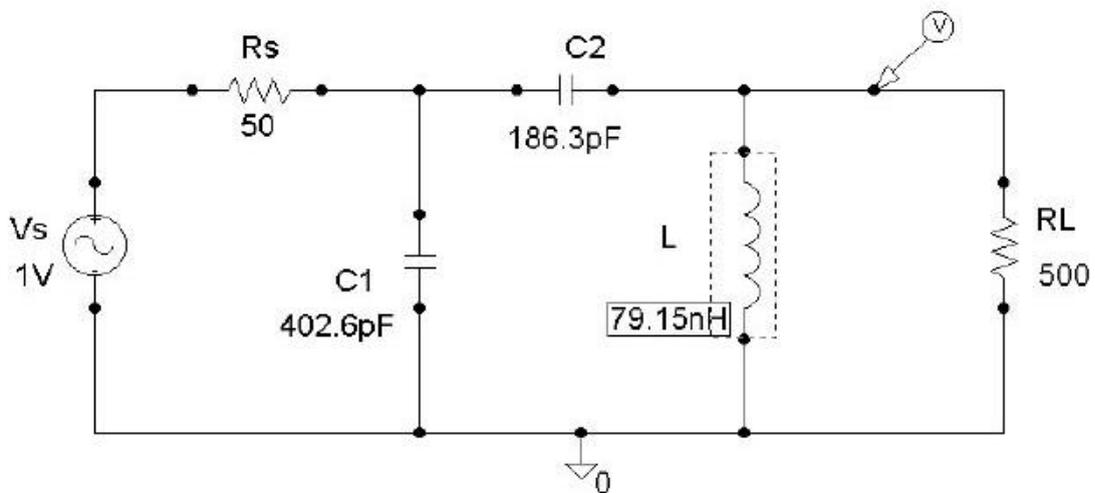
11.15 $f_0 = 1,592 \text{ MHz}$; $Q = 50$; $B = 31,8 \text{ kHz}$; $f_L \cong 1576 \text{ kHz}$; $f_H \cong 1608 \text{ kHz}$.

11.20 $Q = 120$, $L = 95,49 \mu\text{H}$, y $C = 2,65 \text{ pF}$. Es cuestionable si estos valores son o no prácticos. Véase la Figura 11.35 de la página 780 del libro.

11.24 $f_0 = 1,125 \text{ MHz}$; $Q = 14,1$; $B = 79,5 \text{ kHz}$; $f_H \cong 1,165 \text{ MHz}$; $f_L \cong 1,085 \text{ MHz}$.

11.30 Para $f = 100 \text{ kHz}$: $Q_s = 12,6$; $L_p = L_s = 1 \text{ mH}$; $R_p = 7,9 \text{ k}\Omega$.
Para $f = 200 \text{ kHz}$: $Q_s = 25,1$; $L_p = L_s = 1 \text{ mH}$, $R_p = 31,6 \text{ k}\Omega$.

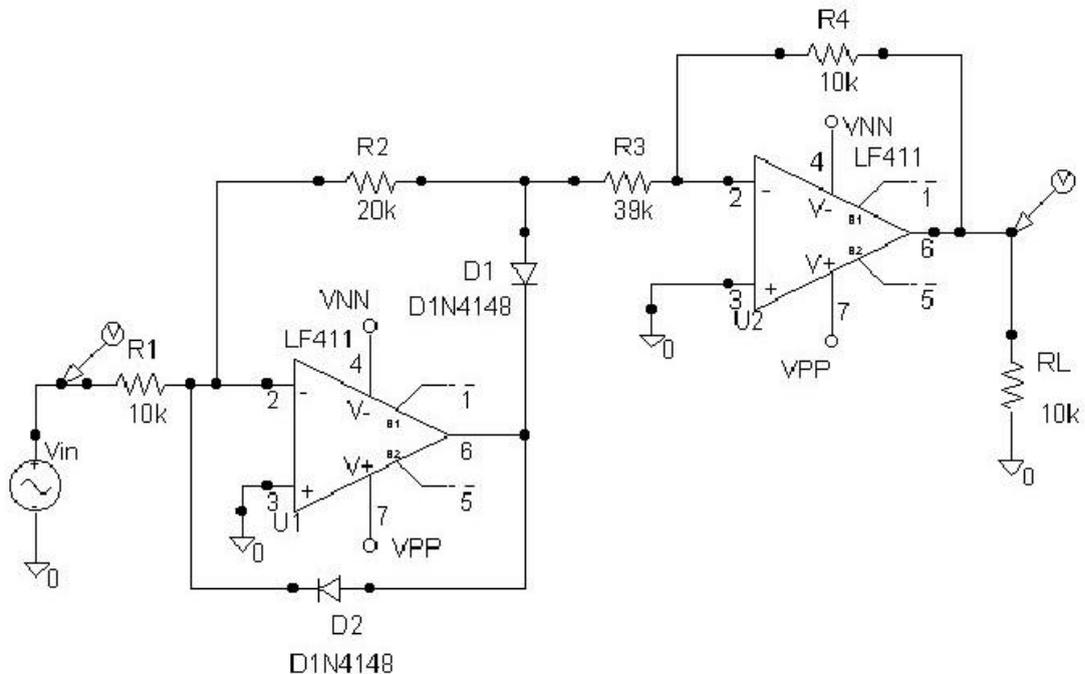
- 11.35 Las funciones de la red de adaptación en un amplificador de clase D consisten en filtrar los armónicos no deseados (o componente continua) y aumentar la amplitud del término deseado, ya sea hacia arriba o abajo, lo necesario para obtener la potencia de salida deseada.
- 11.40 Aunque hay otras posibles respuestas, una posible solución sería la siguiente:



- 11.45 (a) $R_{s1} = R_{s2} = 7,79 \text{ k}\Omega$. Así, elegimos el valor estándar $R_{s1} = R_{s2} = 8,2 \text{ k}\Omega$.
 (b) $C_1 = 1269 \text{ pF}$; $C_2 = 316,43 \text{ pF}$.
 (c) $C_3 = 316,43 \text{ pF}$ y $C_4 = 1269 \text{ nF}$.
 (d) $A_V = 1,78$
- 11.55 $\pm 0,0116 \text{ ppm}$. (La mayoría de los osciladores de cristal no pueden alcanzar este nivel de exactitud durante varios días).
- 11.58 $L_s = 31,8310 \text{ mH}$; $C_s = 0,0318310 \text{ pF}$; $f_p = 5,0066 \text{ MHz}$.
- 12.5 Las Figuras 12.13, 12.14 y 12.15 de las páginas 830 y 831 del libro muestran ejemplos de características de transferencia con histéresis.
- 12.10 Siga el procedimiento del Ejemplo 12.1. De forma arbitraria hemos elegido $R_3 = 100 \text{ k}\Omega$ y hemos analizado el circuito para determinar que R_1

= 25,68 k Ω y $R_2 = 10,30$ k Ω . Finalmente, elegiremos los valores de tolerancia más cercanos a 1%: $R_1 = 25,5$ k Ω y $R_2 = 10,2$ k Ω .

12.25 A continuación se muestra una posible solución.



12.35 La frecuencia de muestreo es $1,5 \times 2 \times f_H = 300$ Hz. $n = 9$ ó mayor. La tasa de datos es $(300 \text{ muestras/s}) \times (9 \text{ bits/muestra}) = 2700$ bits por segundo.

12.40 $i_o = 19,92$ mA; $v_o = -9,96$ V.

12.45 Un ADC flash es mejor si el factor más importante es una velocidad alta. Normalmente, un ADC de doble rampa es mejor si la precisión es el factor más importante.